

**Lenovo**

# Nœud de traitement ThinkSystem SN850

## Référence de peuplement de mémoire



**Types de machine : 7X15**

## Remarque

Avant d'utiliser le présent document et le produit associé, prenez connaissance des consignes et instructions de sécurité disponibles à l'adresse :

[https://pubs.lenovo.com/safety\\_documentation/](https://pubs.lenovo.com/safety_documentation/)

En outre, assurez-vous que vous avez pris connaissance des conditions générales de la garantie Lenovo associée à votre serveur, disponibles à l'adresse :

<http://datacentersupport.lenovo.com/warrantylookup>

Cinquième édition (Décembre 2022)

© Copyright Lenovo 2017, 2022.

**REMARQUE SUR LES DROITS LIMITÉS ET RESTREINTS** : si les données ou les logiciels sont fournis conformément à un contrat GSA (General Services Administration), l'utilisation, la reproduction et la divulgation sont soumises aux restrictions stipulées dans le contrat n° GS-35F-05925.

---

# Table des matières

## Chapitre 1. Instructions concernant la mémoire . . . . . 1

## Chapitre 2. Ordre d'installation d'un module de mémoire . . . . . 3

### Mode mémoire indépendant . . . . . 4

Ordre d'installation : mode mémoire indépendant avec deux processeurs . . . . . 6

Ordre d'installation : mode mémoire indépendant avec quatre processeurs . . . . . 7

### Mise en miroir de la mémoire . . . . . 9

Ordre d'installation : mise en miroir mémoire avec deux processeurs . . . . . 11

Ordre d'installation : mise en miroir mémoire avec quatre processeurs . . . . . 12

Economie de mémoire . . . . . 14

Ordre d'installation : mise en réserve mémoire avec deux processeurs . . . . . 17

Ordre d'installation : mise en réserve mémoire avec quatre processeurs . . . . . 19

## Chapitre 3. Ordre d'installation du module DC Persistent Memory Module (DCPMM) . . . . . 23

### DC Persistent Memory Module - Mode mémoire . . 24

Ordre d'installation : mode mémoire avec deux processeurs . . . . . 26

Ordre d'installation : mode mémoire avec quatre processeurs . . . . . 28

## Index . . . . . 31



---

# Chapitre 1. Instructions concernant la mémoire

Il existe un certain nombre de critères à suivre lorsque vous installez des modules de mémoire dans votre nœud de traitement.

## Peuplement des modules de mémoire en vue de performances système optimales

Les séquences de peuplement des barrettes DIMM (mémoire) présentées dans ce document présentent toutes les combinaisons de peuplement de barrettes de mémoire prises en charge par votre nœud de traitement. Certaines de ces combinaisons seront plus performantes que d'autres grâce à un équilibrage de la distribution de mémoire entre les processeurs, les contrôleurs de mémoire et les canaux de mémoire. Les configurations de mémoire équilibrées permettent un entrelacement entre tous les canaux de mémoire peuplés d'un processeur pour améliorer les performances de mémoire. Pour peupler des configurations de mémoire équilibrées en vue de performances optimales, observez les consignes suivantes :

- Lorsque plusieurs processeurs sont installés, équilibrez les barrettes DIMM entre les processeurs de sorte que tous les processeurs aient la même capacité de stockage.
- Équilibrez les barrettes DIMM entre les contrôleurs de mémoire de processeur de sorte que tous les contrôleurs de mémoire disposent de la même population de barrettes DIMM et de la même capacité de mémoire. Chaque processeur de votre nœud de traitement comporte deux contrôleurs de mémoire, chaque contrôleur de mémoire possède trois canaux de mémoire, et chaque canal de mémoire possède deux emplacements DIMM.
- Peuplez tous les canaux de mémoire en vue de performances optimales.
- Pour chaque contrôleur de mémoire, équilibrez les barrettes DIMM entre tous les canaux de mémoire de sorte que tous les canaux de mémoire soient configurés avec le même nombre de barrettes DIMM, la même la capacité totale de stockage et même le nombre de rangs de mémoire.
- Pour les configurations de mémoire qui n'exigent ni n'autorisent l'utilisation de canaux de mémoire, tous les canaux de mémoire qui sont peuplés doivent disposer du même nombre de barrettes DIMM, de la même la capacité totale de stockage et du même nombre total de rangs de mémoire.

Lorsqu'elles sont prises en charge par des configurations de peuplement de mémoire spécifiques, les performances peuvent être encore améliorées par les instructions ci-après :

- Sélectionnez des barrettes DIMM par rangs pour chaque canal de mémoire peuplé de sorte que le nombre total de rangs sur chaque canal soit un nombre pair.
- Sélectionnez des barrettes DIMM identiques pour peupler les emplacements DIMM de chaque canal de mémoire peuplé lorsque vous peuplez plusieurs emplacement DIMM par canal de mémoire. Par exemple, configurez deux barrettes DIMM identiques de 16 Go sur chaque canal de mémoire peuplé. Il n'est pas obligatoire que les barrettes DIMM sur chaque mémoire canal soient identiques pour que le nœud de traitement fonctionne, mais les performances de mémoire seront légèrement améliorées si vous utilisez des barrettes DIMM identiques.

## Autres règles d'installation de mémoire

Lors de l'installation des modules de mémoire, observez les critères suivants :

- Installez les modules de mémoire dans les séquences affichées dans Chapitre 2 « Ordre d'installation d'un module de mémoire » à la page 3 uniquement.
- Vous ne pouvez pas combiner des barrettes RDIMM et LRDIMM dans le même nœud de traitement.
- Installez d'abord les barrettes DIMM de capacité supérieure (à rangs), en suivant la séquence de peuplement spécifiée.

- L'installation ou le retrait de barrettes DIMM modifie la configuration du nœud de traitement. Lorsque vous redémarrez le nœud de traitement, celui-ci affiche un message indiquant que la configuration de la mémoire a changé. Pour consulter la configuration du nœud de traitement, utilisez Setup Utility.

---

## Chapitre 2. Ordre d'installation d'un module de mémoire

Les modules de mémoire doivent être installés dans un ordre donné, en fonction de la configuration de mémoire que vous mettez en place et du nombre de processeurs et de modules de mémoire installés sur votre nœud de traitement.

**Remarque :** La liste des modules de mémoire pris en charge est différente pour les processeurs Intel Xeon de 1<sup>ère</sup> génération (Skylake) et de 2<sup>e</sup> génération (Cascade Lake). Veuillez à installer des modules de mémoire compatibles afin d'éviter toute erreur système. Pour connaître la liste des barrettes DIMM prises en charge, voir : <https://serverproven.lenovo.com/>.

Les configurations de mémoire et les séquences de peuplement suivantes sont prises en charge pour le ThinkSystem SN850 :

- « Mode mémoire indépendant » à la page 4
  - « Ordre d'installation : mode mémoire indépendant avec deux processeurs » à la page 6
  - « Ordre d'installation : mode mémoire indépendant avec quatre processeurs » à la page 7
- « Mise en miroir de la mémoire » à la page 9
  - « Ordre d'installation : mise en miroir mémoire avec deux processeurs » à la page 11
  - « Ordre d'installation : mise en miroir mémoire avec quatre processeurs » à la page 12
- « Economie de mémoire » à la page 14
  - « Ordre d'installation : mise en réserve mémoire avec deux processeurs » à la page 17
  - « Ordre d'installation : mise en réserve mémoire avec quatre processeurs » à la page 19

Exigences relatives à l'installation de mémoire :

- Une étiquette sur chaque barrette DIMM identifie son type. Ces informations sont au format **xxxxx nRxxx PC4-xxxx-xx-xx-xxx**. Où **n** indique si la barrette DIMM est à un seul rang (n=1) ou à double rang (n=2).
- Au moins une barrette DIMM est requise pour chaque processeur. Pour des performances satisfaisantes, installez au moins six barrettes DIMM par processeur.
- Le tableau suivant contient toutes les combinaisons possibles des différents types de barrettes DIMM :

Tableau 1. Compatibilité avec les barrettes DIMM

Types de barrette DIMM	RDIMM	LRDIMM	3DS RDIMM
RDIMM	V	X	X
LRDIMM	X	V	X
3DS RDIMM	X	X	V

- Lorsque vous remplacez une barrette DIMM, le nœud de traitement offre une fonction d'activation de barrette DIMM automatique qui vous évite de devoir activer la nouvelle barrette DIMM manuellement à l'aide de l'utilitaire Setup Utility.

### Attention :

- La combinaison de barrettes DIMM x4 et x8 dans le même canal est autorisée.
- Installez des barrettes DIMM de la même vitesse pour obtenir des performances optimales. Sinon, le BIOS détectera et exécutera la vitesse la plus basse sur tous les canaux.
- Remplissez toujours les barrettes DIMM ayant le nombre maximal de rangs dans l'emplacement DIMM le plus éloigné, suivi de l'emplacement DIMM le plus proche.

## Mode mémoire indépendant

En mode mémoire indépendant, les canaux de mémoire peuvent être remplis par des barrettes DIMM dans n'importe quel ordre et vous pouvez remplir tous les canaux de chaque processeur dans n'importe quel ordre sans condition de correspondance. Le mode mémoire indépendant assure le meilleur niveau de performance de la mémoire, mais il manque de protection pour les basculements. L'ordre d'installation des barrettes DIMM en mode mémoire indépendant varie en fonction du nombre de processeurs et de modules de mémoire installés sur le nœud de traitement.

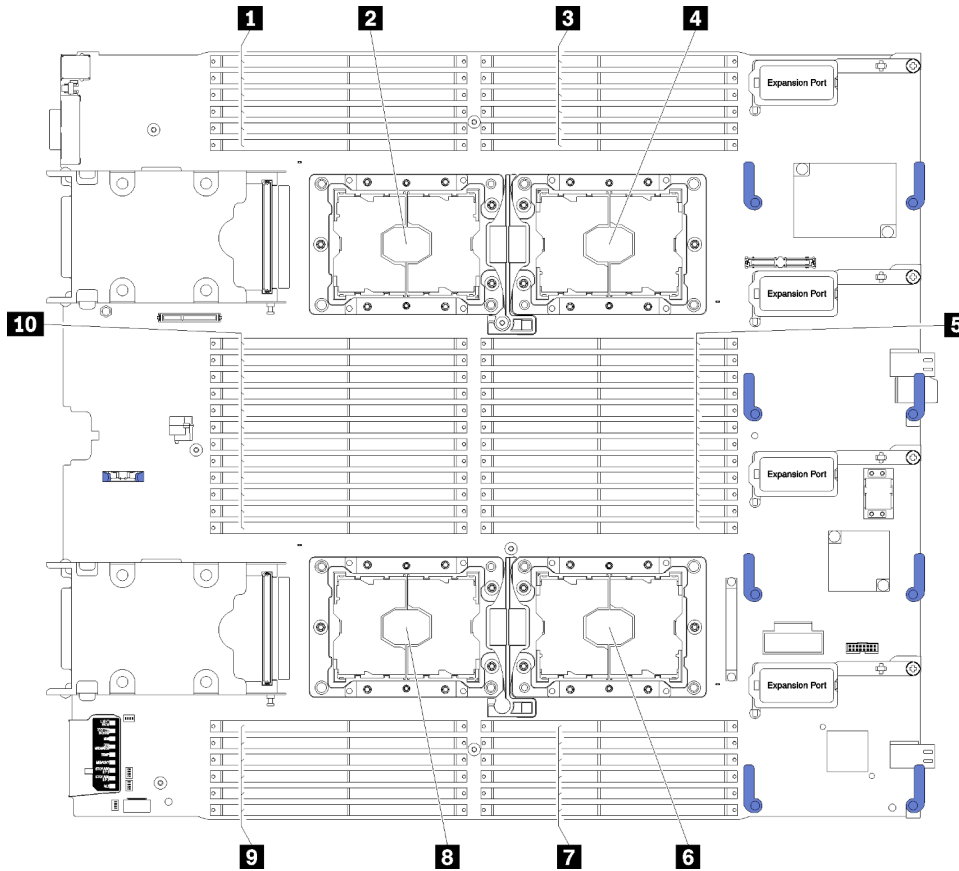


Figure 1. Disposition du processeur et du module de mémoire

Tableau 2. Disposition du processeur et du module de mémoire

<b>1</b> Barrettes DIMM 25 – 30	<b>6</b> Connecteur de processeur 2
<b>2</b> Connecteur de processeur 3	<b>7</b> Barrettes DIMM 19 – 24
<b>3</b> Barrettes DIMM 1 – 6	<b>8</b> Connecteur de processeur 4
<b>4</b> Connecteur de processeur 1	<b>9</b> Barrettes DIMM 43 – 48
<b>5</b> Barrettes DIMM 7 – 18	<b>10</b> Barrettes DIMM 31 – 42



Tableau 3. Informations sur les canaux et les emplacement des barrettes DIMM autour du processeur 1 et 2

Contrôleurs de mémoire	Contrôleur 0						Contrôleur 1					
	Canal 2		Canal 1		Canal 0		Canal 0		Canal 1		Canal 2	
Emplacements	0	1	0	1	0	1	1	0	1	0	1	0
Numéros de barrette DIMM (processeur 1)	1	2	3	4	5	6	7	8	9	10	11	12
Numéros de barrette DIMM (processeur 2)	13	14	15	16	17	18	19	20	21	22	23	24

Tableau 4. Informations sur les canaux et les emplacement des barrettes DIMM autour du processeur 3 et 4

Contrôleurs de mémoire	Contrôleur 1						Contrôleur 0					
	Canal 2		Canal 1		Canal 0		Canal 0		Canal 1		Canal 2	
Emplacements	0	1	0	1	0	1	1	0	1	0	1	0
Numéros de barrette DIMM (processeur 3)	25	26	27	28	29	30	31	32	33	34	35	36
Numéros de barrette DIMM (processeur 4)	37	38	39	40	41	42	43	44	45	46	47	48

Instructions du mode mémoire indépendant :

- Les canaux individuels de mémoire peuvent s'exécuter à différents moments sur les barrettes DIMM, mais tous les canaux doivent s'exécuter à la même fréquence d'interface.
- Remplir le canal de mémoire 0 en premier.
- Le canal de mémoire 1 est vide ou rempli de manière identique au canal de mémoire 0.
- Le canal de mémoire 2 est vide ou rempli de manière identique au canal de mémoire 1.
- Dans chaque canal de mémoire, commencer par remplir l'emplacement 0.
- Si un canal de mémoire dispose de deux barrettes DIMM, installez la barrette DIMM ayant le plus grand nombre de rangs dans l'emplacement 0. Si les nombres de rangs sont identiques, installez celle qui dispose de la capacité la plus élevée dans l'emplacement 0.

**Remarques :** Voici deux règles spéciales de remplissage de barrettes DIMM identiques pour des performances optimales.

- Lorsqu'un processeur remplit trois barrettes DIMM (même numéro de référence), remplissez tout sur le contrôleur de mémoire 0 ; sinon, suivez la règle de remplissage générale.
- Lorsqu'un processeur remplit dix modules DIMM identiques (même numéro de référence), remplissez cinq modules DIMM sur le contrôleur de mémoire 0 et cinq modules DIMM sur le contrôleur de mémoire 1. Sinon, suivez la règle de remplissage générale.

Les séquences de remplissage des barrettes DIMM en mode mémoire indépendant pour chaque configuration de processeur prise en charge sont :

- « Ordre d'installation : mode mémoire indépendant avec deux processeurs » à la page 6
- « Ordre d'installation : mode mémoire indépendant avec quatre processeurs » à la page 7

## Ordre d'installation : mode mémoire indépendant avec deux processeurs

Ordre d'installation d'un module de mémoire pour le mode mémoire indépendant (sans mise en miroir) pour deux processeurs installés sur le nœud de traitement.

Le tableau ci-après indique la séquence de remplissage des barrettes DIMM pour le mode mémoire indépendant lorsque deux processeurs sont installés.

**Remarque :** Lorsque vous ajoutez une barrette DIMM ou plus lors d'une mise à niveau de la mémoire, vous devrez peut-être déplacer certaines barrettes DIMM déjà installées.

Tableau 5. Mode indépendant avec deux processeurs

Total De barret- tes DIMM	Processeur 1												Processeur 2												Total Des barret- tes DIMM
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	
2					5												17								2
4					5			8									17			20					4
6			3		5			8							15		17			20					6
8			3		5			8		10					15		17			20		22			8
10	1		3		5			8		10			13		15		17			20		22			10
12	1		3		5			8		10		12	13		15		17			20		22		24	12
14			3	4	5	6		8		10		12			15	16	17	18		20		22		24	14
16			3	4	5	6	7	8	9	10					15	16	17	18	19	20	21	22			16
18	1	2	3	4	5	6		8		10		12	13	14	15	16	17	18		20		22		24	18
20	1	2	3	4	5	6	7	8	9	10			13	14	15	16	17	18	19	20	21	22			20
22	1	2	3	4	5	6	7	8	9	10		12	13	14	15	16	17	18	19	20	21	22		24	22
24	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	24

## Ordre d'installation : mode mémoire indépendant avec quatre processeurs

Ordre d'installation d'un module de mémoire pour le mode mémoire indépendant (sans mise en miroir) pour quatre processeurs installés sur le nœud de traitement.

Les tableaux ci-après indiquent la séquence de remplissage des modules DIMM pour le mode mémoire indépendant lorsque quatre processeurs sont installés.

**Remarque :** Lorsque vous ajoutez une barrette DIMM ou plus lors d'une mise à niveau de la mémoire, vous devrez peut-être déplacer certaines barrettes DIMM déjà installées.

Tableau 6. Mode indépendant avec quatre processeurs (processeurs 1 et 2, 4 à 48 barrettes DIMM au total installées sur le nœud de traitement)

Total De barret- tes DIMM	Processeur 1												Processeur 2												Total Des barret- tes DIMM
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	
4					5												17								4
8					5			8									17			20					8
12			3		5			8							15		17			20					12
16			3		5			8		10					15		17			20		22			16
20	1		3		5			8		10			13		15		17			20		22			20
24	1		3		5			8		10		12	13		15		17			20		22		24	24
28			3	4	5	6		8		10		12			15	16	17	18		20		22		24	28
32			3	4	5	6	7	8	9	10					15	16	17	18	19	20	21	22			32
36	1	2	3	4	5	6		8		10		12	13	14	15	16	17	18		20		22		24	36
40	1	2	3	4	5	6	7	8	9	10			13	14	15	16	17	18	19	20	21	22			40
44	1	2	3	4	5	6	7	8	9	10		12	13	14	15	16	17	18	19	20	21	22		24	44
48	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	48

Séquences de remplissage des barrettes DIMM associées pour quatre systèmes de processeurs :

Pour continuer à peupler les barrettes DIMM des processeurs 3 et 4 pour un système ayant de 4 à 48 barrettes DIMM, voir Tableau 7 « Mode indépendant avec quatre processeurs (processeurs 3 et 4, 4 à 48 barrettes DIMM au total installées sur le nœud de traitement) » à la page 8.

Tableau 7. Mode indépendant avec quatre processeurs (processeurs 3 et 4, 4 à 48 barrettes DIMM au total installées sur le nœud de traitement)

Total De barret- tes DIMM	Processeur 3												Processeur 4												Total Des barret- tes DIMM	
	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42	43	44	45	46	47	48		
<b>4</b>							32												44					<b>4</b>		
<b>8</b>					29		32									41			44					<b>8</b>		
<b>12</b>					29		32		34							41			44		46			<b>12</b>		
<b>16</b>			27		29		32		34					39		41			44		46			<b>16</b>		
<b>20</b>			27		29		32		34		36			39		41			44		46		48	<b>20</b>		
<b>24</b>	25		27		29		32		34		36	37		39		41			44		46		48	<b>24</b>		
<b>28</b>	25		27		29		31	32	33	34			37		39		41		43	44	45	46		<b>28</b>		
<b>32</b>			27	28	29	30	31	32	33	34				39	40	41	42		43	44	45	46		<b>32</b>		
<b>36</b>	25		27		29		31	32	33	34	35	36	37		39		41		43	44	45	46	47	48	<b>36</b>	
<b>40</b>			27	28	29	30	31	32	33	34	35	36			39	40	41	42		43	44	45	46	47	48	<b>40</b>
<b>44</b>	25		27	28	29	30	31	32	33	34	35	36	37		39	40	41	42		43	44	45	46	47	48	<b>44</b>
<b>48</b>	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42		43	44	45	46	47	48	<b>48</b>

Séquences de remplissage des barrettes DIMM associées pour quatre systèmes de processeurs :

Pour continuer à peupler les barrettes DIMM des processeurs 1 et 2 pour un système ayant de 4 à 48 barrettes DIMM, voir Tableau 6 « Mode indépendant avec quatre processeurs (processeurs 1 et 2, 4 à 48 barrettes DIMM au total installées sur le nœud de traitement) » à la page 7.

## Mise en miroir de la mémoire

Le mode de mise en miroir fournit une redondance de la mémoire tout en réduisant de moitié la capacité de mémoire de tout le système. Les canaux de mémoire sont regroupés par paires et chaque canal reçoit les mêmes données. Si une panne se produit, le contrôleur de mémoire passe des barrettes DIMM situées sur le premier canal à celles du canal de sauvegarde. L'ordre d'installation des barrettes DIMM en mise en miroir de la mémoire varie en fonction du nombre de processeurs et de barrettes DIMM installé sur le nœud de traitement.

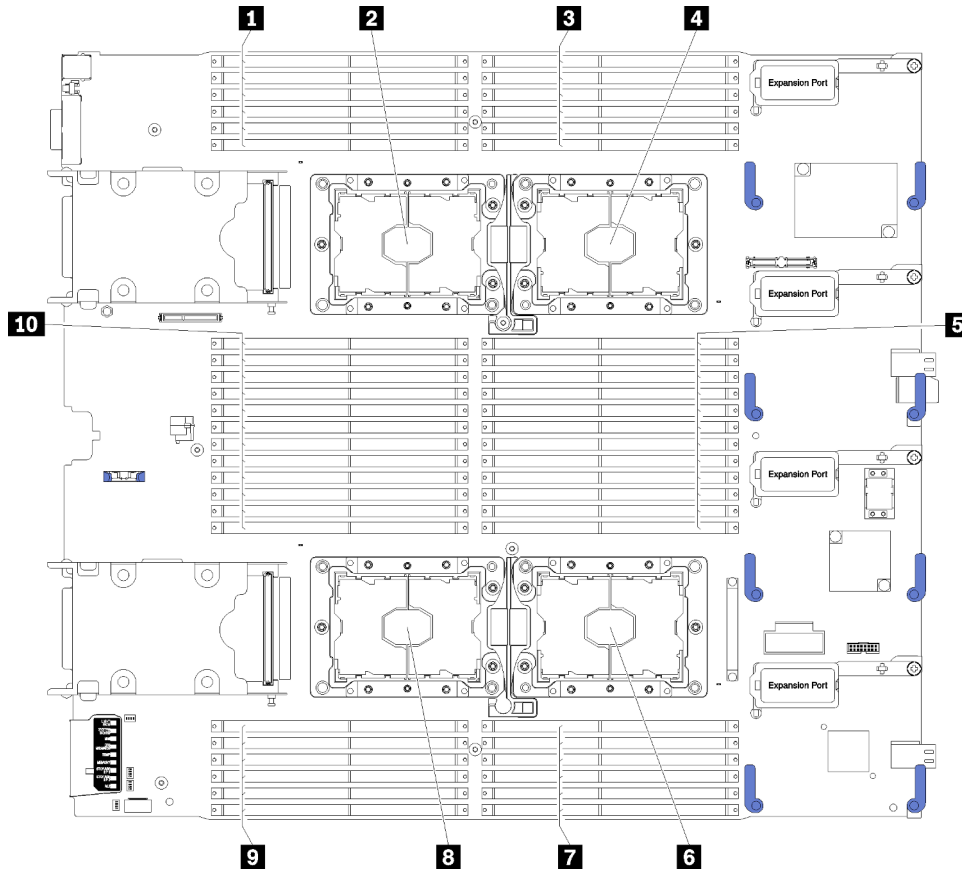


Figure 2. Disposition du processeur et du module de mémoire

Tableau 8. Disposition du processeur et du module de mémoire

<b>1</b> Barrettes DIMM 25 – 30	<b>6</b> Connecteur de processeur 2
<b>2</b> Connecteur de processeur 3	<b>7</b> Barrettes DIMM 19 – 24
<b>3</b> Barrettes DIMM 1 – 6	<b>8</b> Connecteur de processeur 4
<b>4</b> Connecteur de processeur 1	<b>9</b> Barrettes DIMM 43 – 48
<b>5</b> Barrettes DIMM 7 – 18	<b>10</b> Barrettes DIMM 31 – 42

Tableau 9. Informations sur les canaux et les emplacement des barrettes DIMM autour du processeur 1 et 2

Contrôleurs de mémoire	Contrôleur 0						Contrôleur 1					
	Canal 2		Canal 1		Canal 0		Canal 0		Canal 1		Canal 2	
Emplacements	0	1	0	1	0	1	1	0	1	0	1	0
Numéros de barrette DIMM (processeur 1)	1	2	3	4	5	6	7	8	9	10	11	12
Numéros de barrette DIMM (processeur 2)	13	14	15	16	17	18	19	20	21	22	23	24

Tableau 10. Informations sur les canaux et les emplacement des barrettes DIMM autour du processeur 3 et 4

Contrôleurs de mémoire	Contrôleur 1						Contrôleur 0					
	Canal 2		Canal 1		Canal 0		Canal 0		Canal 1		Canal 2	
Emplacements	0	1	0	1	0	1	1	0	1	0	1	0
Numéros de barrette DIMM (processeur 3)	25	26	27	28	29	30	31	32	33	34	35	36
Numéros de barrette DIMM (processeur 4)	37	38	39	40	41	42	43	44	45	46	47	48

Instructions de mise en miroir mémoire :

- La mise en miroir mémoire réduit de moitié la quantité disponible maximum de la mémoire installée. Par exemple, si le nœud de traitement dispose d'une mémoire installée de 64 Go, il ne reste que 32 Go de mémoire adressable si la mise en miroir est activée.
- Les barrettes DIMM sont installées par paires pour chaque processeur. La taille et l'architecture de chacune des barrettes DIMM d'une paire doivent être identiques.
- Les barrettes DIMM de chaque canal de mémoire doivent être de densité égale.
- Si deux canaux de mémoire possèdent des barrettes DIMM, la mise en miroir se produit sur deux barrettes DIMM (les canaux 0/1 contiennent tous les deux les caches principaux ou secondaires de la mémoire).
- Si trois canaux de mémoire possèdent des barrettes DIMM, la mise en miroir se produit sur les trois barrettes DIMM (les canaux 0/1, les canaux 1/2 et les canaux 2/0 contiennent tous les caches principaux ou secondaires de la mémoire).

Les séquences de remplissage de barrettes DIMM en miroir pour chaque configuration de processeur prise en charge sont indiquées par l'une des rubriques suivantes :

- « Ordre d'installation : mise en miroir mémoire avec deux processeurs » à la page 11
- « Ordre d'installation : mise en miroir mémoire avec quatre processeurs » à la page 12

## Ordre d'installation : mise en miroir mémoire avec deux processeurs

Ordre d'installation d'un module de mémoire pour la mise en miroir mémoire pour deux processeurs installés sur le nœud de traitement.

Le tableau ci-après indique la séquence de remplissage des barrettes DIMM pour la mise en miroir mémoire lorsque deux processeurs sont installés.

**Remarque :** Lorsque vous ajoutez une barrette DIMM ou plus lors d'une mise à niveau de la mémoire, vous devrez peut-être déplacer certaines barrettes DIMM déjà installées.

Tableau 11. Mise en miroir mémoire avec deux processeurs

Total De barret- tes DIMM	Processeur 1												Processeur 2												Total Des barret- tes DIMM
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	
4			3		5										15		17								4
6	1		3		5								13		15		17								6
8			3		5			8		10					15		17			20		22			8
12	1		3		5			8		10		12	13		15		17			20		22		24	12
16			3	4	5	6	7	8	9	10					15	16	17	18	19	20	21	22			16
24	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	24

## Ordre d'installation : mise en miroir mémoire avec quatre processeurs

Ordre d'installation d'un module de mémoire pour la mise en miroir mémoire pour quatre processeurs installés sur le nœud de traitement.

Les tableaux ci-après indiquent la séquence de remplissage des barrettes DIMM pour la mise en miroir mémoire lorsque quatre processeurs sont installés.

**Remarque :** Lorsque vous ajoutez une barrette DIMM ou plus lors d'une mise à niveau de la mémoire, vous devrez peut-être déplacer certaines barrettes DIMM déjà installées.

Tableau 12. Mise en miroir de la mémoire avec quatre processeurs (processeurs 1 et 2, 8 à 48 barrettes DIMM au total installées sur le nœud de traitement)

Total De barret- tes DIMM	Processeur 1												Processeur 2												Total Des barret- tes DIMM
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	
8			3		5										15		17								8
16			3		5			8		10					15		17			20		22			16
24	1		3		5			8		10		12	13		15		17			20		22		24	24
32			3	4	5	6	7	8	9	10					15	16	17	18	19	20	21	22			32
48	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	48

Séquences de remplissage des barrettes DIMM associées pour quatre systèmes de processeurs :

- Pour continuer à peupler les barrettes DIMM des processeurs 3 et 4 pour un système ayant de 8 à 48 barrettes DIMM, voir Tableau 13 « Mise en miroir de la mémoire avec quatre processeurs (processeurs 3 et 4, 8 à 48 barrettes DIMM au total installées sur le nœud de traitement) » à la page 13.



Tableau 13. Mise en miroir de la mémoire avec quatre processeurs (processeurs 3 et 4, 8 à 48 barrettes DIMM au total installées sur le nœud de traitement)

Total De barret- tes DIMM	Processeur 3												Processeur 4												Total Des barrettes DIMM
	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42	43	44	45	46	47	48	
<b>8</b>								32	34										44	46				<b>8</b>	
<b>16</b>			27		29			32	34					39	41				44	46				<b>16</b>	
<b>24</b>	25		27		29			32	34		36	37		39	41				44	46		48	<b>24</b>		
<b>32</b>			27	28	29	30	31	32	33	34				39	40	41	42	43	44	45	46			<b>32</b>	
<b>48</b>	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42	43	44	45	46	47	48	<b>48</b>

Séquences de remplissage des barrettes DIMM associées pour quatre systèmes de processeurs :

- Séquences de remplissage des modules DIMM du processeur 1 et 2 pour un total de 8 à 48 barrettes DIMM installées sur le nœud de traitement, voir Tableau 12 « Mise en miroir de la mémoire avec quatre processeurs (processeurs 1 et 2, 8 à 48 barrettes DIMM au total installées sur le nœud de traitement) » à la page 12.

## Economie de mémoire

En mode de mise en réserve de mémoire, un rang de mémoire sert de secours pour les autres rangs du même canal en cas de défaillance. Le rang de secours est gardé en réserve et n'est pas utilisé comme mémoire active tant qu'aucune défaillance n'est signalée ; la capacité réservée étant soustraite de la quantité totale de mémoire disponible dans le système. L'ordre d'installation des barrettes DIMM pour la mise en réserve mémoire varie en fonction du nombre de processeurs et de modules de mémoire installés sur le nœud de traitement.

Lorsqu'un seuil d'erreur est dépassé dans un système protégé par une mise en réserve mémoire, le contenu d'un rang défaillant des barrettes DIMM est copié dans le rang de réserve. Le rang défectueux est alors mis hors ligne, et le rang de réserve est placé en ligne et utilisé comme mémoire active à la place du rang défectueux. Puisque le processus de basculement implique de copier du contenu de mémoire, le niveau de redondance de la mémoire fourni par cette fonction est inférieur à celui fourni par la mise en miroir mémoire : la mise en miroir mémoire est l'option à préférer pour la protection des applications critiques en cas de défaillance.

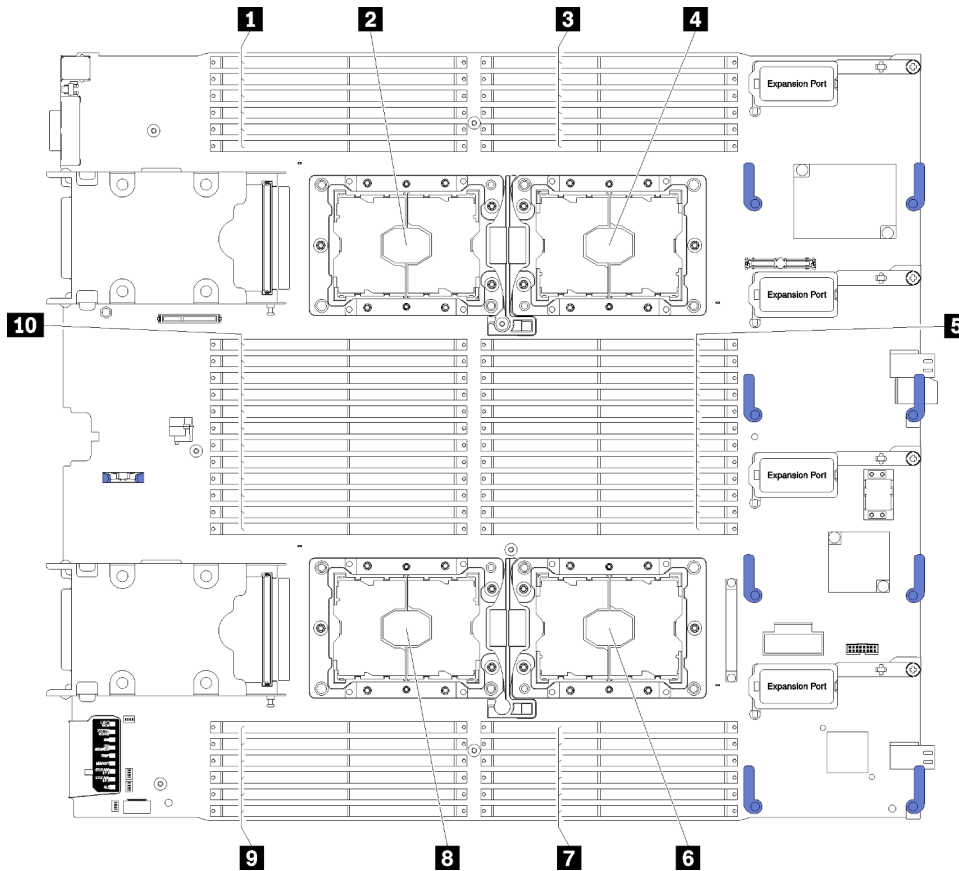


Figure 3. Disposition du processeur et du module de mémoire

Tableau 14. Disposition du processeur et du module de mémoire

<b>1</b> Barrettes DIMM 25 – 30	<b>6</b> Connecteur de processeur 2
<b>2</b> Connecteur de processeur 3	<b>7</b> Barrettes DIMM 19 – 24
<b>3</b> Barrettes DIMM 1 – 6	<b>8</b> Connecteur de processeur 4

Tableau 14. Disposition du processeur et du module de mémoire (suite)

<b>4</b> Connecteur de processeur 1	<b>9</b> Barrettes DIMM 43 – 48
<b>5</b> Barrettes DIMM 7 – 18	<b>10</b> Barrettes DIMM 31 – 42

Tableau 15. Informations sur les canaux et les emplacement des barrettes DIMM autour du processeur 1 et 2

Contrôleurs de mémoire	Contrôleur 0						Contrôleur 1					
	Canal 2		Canal 1		Canal 0		Canal 0		Canal 1		Canal 2	
Emplacements	0	1	0	1	0	1	1	0	1	0	1	0
Numéros de barrette DIMM (processeur 1)	1	2	3	4	5	6	7	8	9	10	11	12
Numéros de barrette DIMM (processeur 2)	13	14	15	16	17	18	19	20	21	22	23	24

Tableau 16. Informations sur les canaux et les emplacement des barrettes DIMM autour du processeur 3 et 4

Contrôleurs de mémoire	Contrôleur 1						Contrôleur 0					
	Canal 2		Canal 1		Canal 0		Canal 0		Canal 1		Canal 2	
Emplacements	0	1	0	1	0	1	1	0	1	0	1	0
Numéros de barrette DIMM (processeur 3)	25	26	27	28	29	30	31	32	33	34	35	36
Numéros de barrette DIMM (processeur 4)	37	38	39	40	41	42	43	44	45	46	47	48

Instructions de mise en réserve mémoire :

- La capacité de mémoire du rang de réserve doit être identique ou supérieure à celles de tous les autres rangs de mémoire active sur le même canal.
- Si vous installez des barrettes DIMM qui constituent un seul rang, suivez les séquences de remplissage indiquées ci-après.
- Si vous installez des barrettes DIMM qui constituent plusieurs rangs, suivez les séquences de remplissage indiquées pour le mode mémoire indépendant. Pour plus d'informations, voir « Mode mémoire indépendant » à la page 4.

Les séquences de remplissage des barrettes DIMM en mode de réserve mémoire pour chaque configuration de processeur prise en charge sont :

- « Ordre d'installation : mise en réserve mémoire avec deux processeurs » à la page 17
- « Ordre d'installation : mise en réserve mémoire avec quatre processeurs » à la page 19

## Ordre d'installation : mise en réserve mémoire avec deux processeurs

Ordre d'installation d'un module de mémoire pour la mise en réserve mémoire pour deux processeurs installés sur le nœud de traitement.

Le tableau ci-après indique la séquence de remplissage des barrettes DIMM pour la mise en réserve mémoire lorsque deux processeurs sont installés.

### Remarques :

- La mise en réserve mémoire requiert un nombre pair de barrettes DIMM.
- Il existe deux tableaux pour le mode de mise en réserve mémoire avec deux processeurs :
  - Pour une mémoire à rang unique (1R) : Tableau 17 « Mise en réserve mémoire avec deux processeurs pour une mémoire à rang unique (1R) » à la page 17
  - Pour une mémoire double (2R) ou à rangs plus élevés : Tableau 18 « Mise en réserve mémoire avec deux processeurs pour une mémoire double (2R) ou à rangs plus élevés » à la page 17

Tableau 17. Mise en réserve mémoire avec deux processeurs pour une mémoire à rang unique (1R)

Total De barret- tes DIMM	Processeur 1												Processeur 2												Total Des barret- tes DIMM
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	
4					5	6											17	18							4
8					5	6	7	8									17	18	19	20					8
12			3	4	5	6	7	8							15	16	17	18	19	20					12
16			3	4	5	6	7	8	9	10					15	16	17	18	19	20	21	22			16
20	1	2	3	4	5	6	7	8	9	10			13	14	15	16	17	18	19	20	21	22			20
24	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	24

Tableau 18. Mise en réserve mémoire avec deux processeurs pour une mémoire double (2R) ou à rangs plus élevés

Total De barret- tes DIMM	Processeur 1												Processeur 2												Total Des barret- tes DIMM
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	
2					5												17								2
4					5			8									17			20					4
6			3		5			8							15		17			20					6
8			3		5			8		10					15		17			20		22			8
10	1		3		5			8		10			13		15		17			20		22			10
12	1		3		5			8		10		12	13		15		17			20		22		24	12
14			3	4	5	6		8		10		12			15	16	17	18		20		22		24	14
16			3	4	5	6	7	8	9	10					15	16	17	18	19	20	21	22			16
18	1	2	3	4	5	6		8		10		12	13	14	15	16	17	18		20		22		24	18
20	1	2	3	4	5	6	7	8	9	10			13	14	15	16	17	18	19	20	21	22			20

Tableau 18. Mise en réserve mémoire avec deux processeurs pour une mémoire double (2R) ou à rangs plus élevés (suite)

Total De barret- tes DIMM	Processeur 1												Processeur 2												Total Des barret- tes DIMM
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	
<b>22</b>	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	<b>22</b>
<b>24</b>	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	<b>24</b>

## Ordre d'installation : mise en réserve mémoire avec quatre processeurs

Ordre d'installation d'un module de mémoire pour la mise en réserve mémoire pour quatre processeurs installés sur le nœud de traitement.

Il existe deux sections pour le mode de mise en réserve mémoire avec quatre processeurs :

- Pour une mémoire à rang unique (1R) : « Mise en réserve mémoire avec quatre processeurs pour une mémoire à rang unique (1R) » à la page 19.
- Pour une mémoire double (2R) ou à rangs plus élevés : « Mise en réserve mémoire avec quatre processeurs pour une mémoire double (2R) ou à rangs plus élevés » à la page 20.

### Mise en réserve mémoire avec quatre processeurs pour une mémoire à rang unique (1R)

Les tableaux ci-après indiquent la séquence de remplissage des barrettes DIMM pour la mise en réserve mémoire lorsque quatre processeurs sont installés.

**Remarque :** Lorsque vous ajoutez une barrette DIMM ou plus lors d'une mise à niveau de la mémoire, vous devrez peut-être déplacer certaines barrettes DIMM déjà installées.

Tableau 19. Mise en réserve mémoire avec quatre processeurs pour mémoire à rang unique (1R) (processeurs 1 et 2, 8 à 48 barrettes DIMM au total installées sur le nœud de traitement)

Total De barret- tes DIMM	Processeur 1												Processeur 2												Total Des barret- tes DIMM
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	
8					5	6											17	18						8	
16					5	6	7	8									17	18	19	20					16
24			3	4	5	6	7	8							15	16	17	18	19	20					24
32			3	4	5	6	7	8	9	10					15	16	17	18	19	20	21	22			32
40	1	2	3	4	5	6	7	8	9	10			13	14	15	16	17	18	19	20	21	22			40
48	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	48

Pour continuer à peupler les barrettes DIMM des processeurs 3 et 4 pour un système ayant de 8 à 48 barrettes DIMM, voir Tableau 20 « Mise en réserve mémoire avec quatre processeurs pour mémoire à rang unique (1R) (processeurs 1 et 2, 8 à 48 barrettes DIMM au total installées sur le nœud de traitement) » à la page 19.

Tableau 20. Mise en réserve mémoire avec quatre processeurs pour mémoire à rang unique (1R) (processeurs 1 et 2, 8 à 48 barrettes DIMM au total installées sur le nœud de traitement)

Total De barret- tes DIMM	Processeur 3												Processeur 4												Total Des barret- tes DIMM
	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42	43	44	45	46	47	48	
8							31	32											43	44					8
16					29	30	31	32									41	42	43	44					16
24					29	30	31	32	33	34							41	42	43	44	45	46			24
32			27	28	29	30	31	32	33	34					39	40	41	42	43	44	45	46			32

Tableau 20. Mise en réserve mémoire avec quatre processeurs pour mémoire à rang unique (1R) (processeurs 1 et 2, 8 à 48 barrettes DIMM au total installées sur le nœud de traitement) (suite)

Total De barret- tes DIMM	Processeur 3												Processeur 4												Total Des barret- tes DIMM
	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42	43	44	45	46	47	48	
40			27	28	29	30	31	32	33	34	35	36			39	40	41	42	43	44	45	46	47	48	40
48	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42	43	44	45	46	47	48	48

Pour les séquences de remplissage des barrettes DIMM du processeur 1 et 2 pour les systèmes comportant 8 à 48 barrettes DIMM installées sur le nœud de traitement, voir Tableau 19 « Mise en réserve mémoire avec quatre processeurs pour mémoire à rang unique (1R) (processeurs 1 et 2, 8 à 48 barrettes DIMM au total installées sur le nœud de traitement) » à la page 19.

### Mise en réserve mémoire avec quatre processeurs pour une mémoire double (2R) ou à rangs plus élevés

Tableau 21. Mise en réserve mémoire avec quatre processeurs pour mémoire double (2R) ou à rangs plus élevés (processeurs 1 et 2, 4 à 48 barrettes DIMM au total installées sur le nœud de traitement)

Total De barret- tes DIMM	Processeur 1												Processeur 2												Total Des barret- tes DIMM
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	
4					5												17								4
8					5			8									17			20					8
12			3		5			8							15		17			20					12
16			3		5			8		10					15		17			20		22			16
20	1		3		5			8		10			13		15		17			20		22			20
24	1		3		5			8		10		12	13		15		17			20		22		24	24
28			3	4	5	6		8		10		12			15	16	17	18		20		22		24	28
32			3	4	5	6	7	8	9	10					15	16	17	18	19	20	21	22			32
36	1	2	3	4	5	6		8		10		12	13	14	15	16	17	18		20		22		24	36
40	1	2	3	4	5	6	7	8	9	10			13	14	15	16	17	18	19	20	21	22			40
44	1	2	3	4	5	6	7	8	9	10		12	13	14	15	16	17	18	19	20	21	22		24	44
48	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	48

Pour continuer à peupler les barrettes DIMM des processeurs 3 et 4 pour un système ayant de 4 à 48 barrettes DIMM, voir Tableau 22 « Mode indépendant avec quatre processeurs (processeurs 3 et 4, 4 à 48 barrettes DIMM au total installées sur le nœud de traitement) » à la page 21.



Tableau 22. Mode indépendant avec quatre processeurs (processeurs 3 et 4, 4 à 48 barrettes DIMM au total installées sur le nœud de traitement)

Total De barret- tes DIMM	Processeur 3												Processeur 4												Total Des barret- tes DIMM
	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42	43	44	45	46	47	48	
4							32											44						4	
8					29		32								41			44						8	
12					29		32		34						41			44		46				12	
16			27		29		32		34					39	41			44		46				16	
20			27		29		32		34		36			39	41			44		46		48		20	
24	25		27		29		32		34		36	37		39	41			44		46		48		24	
28	25		27		29		31	32	33	34			37		39		41		43	44	45	46		28	
32			27	28	29	30	31	32	33	34				39	40	41	42	43	44	45	46			32	
36	25		27		29		31	32	33	34	35	36	37		39		41		43	44	45	46	47	48	36
40			27	28	29	30	31	32	33	34	35	36			39	40	41	42	43	44	45	46	47	48	40
44	25		27	28	29	30	31	32	33	34	35	36	37		39	40	41	42	43	44	45	46	47	48	44
48	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42	43	44	45	46	47	48	48

Pour les séquences de remplissage des barrettes DIMM du processeur 1 et 2 pour les systèmes comportant 4 à 48 barrettes DIMM installées sur le nœud de traitement, voir Tableau 21 « Mise en réserve mémoire avec quatre processeurs pour mémoire double (2R) ou à rangs plus élevés (processeurs 1 et 2, 4 à 48 barrettes DIMM au total installées sur le nœud de traitement) » à la page 20.



---

## Chapitre 3. Ordre d'installation du module DC Persistent Memory Module (DCPMM)

Cette section contient des informations sur l'installation des DC Persistent Memory Module (DCPMM) et DRAM DIMM.

Pour en savoir plus sur la compatibilité des processeurs, voir <https://serverproven.lenovo.com/>.

### Remarques :

- Avant d'installer des barrettes DCPMM et DRAM DIMM, consultez et vérifiez toutes les exigences.
- Pour vérifier si les processeurs actuellement installés prennent en charge les DCPMM, examinez les quatre chiffres figurant dans la description du processeur. Seul les processeurs dont la description réunit *les deux* conditions suivantes prennent en charge les DCPMM.
  - Le premier chiffre est **5** ou plus.
  - Le deuxième chiffre est **2**.

Exemple : *Intel Xeon 5215L* et *Intel Xeon Platinum 8260M*

Si les processeurs installés ne prennent pas en charge les modules DCPMM, remplacez-les par des processeurs les prenant en charge. Pour plus d'informations, voir <https://www.intel.com/content/www/us/en/products/docs/memory-storage/optane-persistent-memory/lenovo-partner-video.html>.

- La plage de capacité de la mémoire prise en charge varie avec les types suivants de DCPMM.
  - **Grande capacité de mémoire (L)** : les processeurs où figure la lettre **L** après les quatre chiffres (par exemple : *Intel Xeon 5215L*) prend en charge jusqu'à 4,5 To de capacité de mémoire par processeur
  - **Capacité de mémoire moyenne (M)** : les processeurs où figure la lettre **M** après les quatre chiffres (par exemple : *Intel Xeon Platinum 8260M*) prend en charge jusqu'à 2 To de capacité de mémoire par processeur
  - **Autres** : les autres processeurs prenant en charge les DCPMM (par exemple : *Intel Xeon Gold 5222*) prend en charge jusqu'à 1 To de capacité de mémoire par processeur

Pour installer DC Persistent Memory Module (DCPMM), reportez-vous aux combinaisons suivantes : « DC Persistent Memory Module - Mode mémoire » à la page 24

## DC Persistent Memory Module - Mode mémoire

Dans ce mode, les DCPMM agissent en tant que mémoire système volatile, alors que les barrettes DRAM DIMM agissent en tant que cache. Dans ce mode, seule la capacité des barrettes DCPMM s'affiche dans la mémoire système.

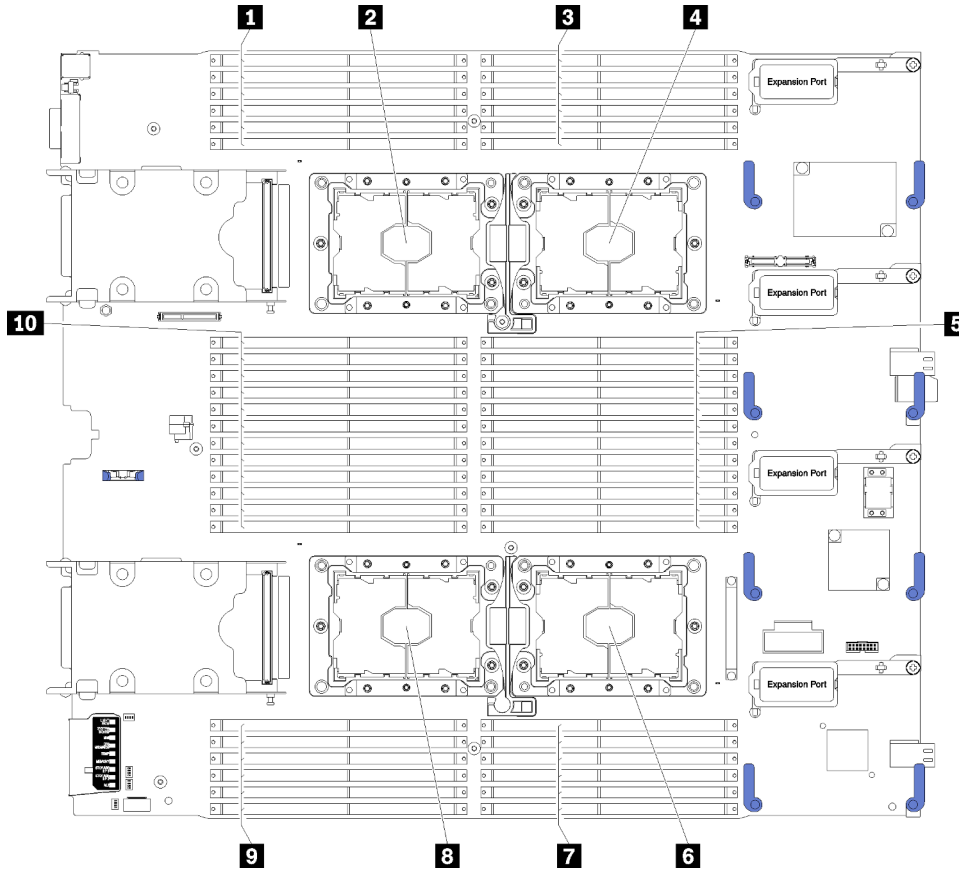


Figure 4. Disposition du processeur et du module de mémoire

Tableau 23. Disposition du processeur et du module de mémoire

<b>1</b> Barrettes DIMM 25 – 30	<b>6</b> Connecteur de processeur 2
<b>2</b> Connecteur de processeur 3	<b>7</b> Barrettes DIMM 19 – 24
<b>3</b> Barrettes DIMM 1 – 6	<b>8</b> Connecteur de processeur 4
<b>4</b> Connecteur de processeur 1	<b>9</b> Barrettes DIMM 43 – 48
<b>5</b> Barrettes DIMM 7 – 18	<b>10</b> Barrettes DIMM 31 – 42

Tableau 24. Informations sur les canaux et les emplacement des barrettes DIMM autour du processeur 1 et 2

Contrôleurs de mémoire	Contrôleur 0						Contrôleur 1					
	Canal 2		Canal 1		Canal 0		Canal 0		Canal 1		Canal 2	
Emplacements	0	1	0	1	0	1	1	0	1	0	1	0
Numéros de barrette DIMM (processeur 1)	1	2	3	4	5	6	7	8	9	10	11	12
Numéros de barrette DIMM (processeur 2)	13	14	15	16	17	18	19	20	21	22	23	24

Tableau 25. Informations sur les canaux et les emplacement des barrettes DIMM autour du processeur 3 et 4

Contrôleurs de mémoire	Contrôleur 1						Contrôleur 0					
	Canal 2		Canal 1		Canal 0		Canal 0		Canal 1		Canal 2	
Emplacements	0	1	0	1	0	1	1	0	1	0	1	0
Numéros de barrette DIMM (processeur 3)	25	26	27	28	29	30	31	32	33	34	35	36
Numéros de barrette DIMM (processeur 4)	37	38	39	40	41	42	43	44	45	46	47	48

Les séquences de remplissage des modules DIMM en mode mémoire pour chaque configuration de processeur prise en charge sont :

- « Ordre d'installation : mode mémoire avec deux processeurs » à la page 26
- « Ordre d'installation : mode mémoire avec quatre processeurs » à la page 28

## Ordre d'installation : mode mémoire avec deux processeurs

Ordre d'installation d'un module de mémoire pour le mode mémoire avec deux processeurs installés sur le nœud de traitement.

Le tableau ci-après indique la séquence de remplissage des modules DIMM pour le mode mémoire lorsque deux processeurs sont installés.

**Remarque :** Lorsque vous ajoutez une barrette DIMM ou plus lors d'une mise à niveau de la mémoire, vous devrez peut-être déplacer certaines barrettes DIMM déjà installées.

Tableau 26. Mode Mémoire avec deux processeurs

D : modules DRAM DIMM avec une capacité de 16 Go ou supérieure.																								
P : seuls les modules DC Persistent Memory Module (DCPMM) peuvent être installés dans les emplacements de barrette DIMM correspondants.																								
Configuration	Processeur 1												Processeur 2											
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24
4 DCPMM et 12 DIMM	D		D		D	P	P	D		D		D	D		D		D	P	P	D		D		D
8 DCPMM et 12 DIMM	D		D	P	D	P	P	D	P	D		D	D		D	P	D	P	P	D	P	D		D
12 DCPMM et 12 DIMM	D	P	D	P	D	P	P	D	P	D	P	D	D	P	D	P	D	P	P	D	P	D	P	D
4 DCPMM et 8 DIMM	P		D		D			D		D		P	P		D		D			D		D		P

**Remarque :** 4 DCPMM et 8 barrettes DIMM : un module DIMM par configuration de canal de processeur.

Tableau 27. La capacité DCPMM prise en charge dans le mode Mémoire avec deux processeurs

Total des barrettes DCPMM	Total des barrettes DIMM	Famille de processeurs	DCPMM de 128 Go	DCPMM de 256 Go	DCPMM de 512 Go
4	12	L		✓	✓
		M		✓	✓
		Autre		✓	
8	12	L	✓	✓	✓
		M	✓	✓	
		Autre	✓		
12	12	L	✓	✓	✓
		M	✓	✓	
		Autre	✓		
4	8	L	✓	✓	✓
		M	✓	✓	✓
		Autre	✓	✓	



## Ordre d'installation : mode mémoire avec quatre processeurs

Ordre d'installation d'un module de mémoire pour le mode mémoire avec quatre processeurs installés sur le nœud de traitement.

Les tableaux ci-après indiquent la séquence de remplissage des modules DIMM pour le mode mémoire indépendant lorsque quatre processeurs sont installés.

**Remarque :** Lorsque vous ajoutez une barrette DIMM ou plus lors d'une mise à niveau de la mémoire, vous devrez peut-être déplacer certaines barrettes DIMM déjà installées.

Tableau 28. Mode mémoire avec quatre processeurs (processeurs 1 et 2)

D : modules DRAM DIMM avec une capacité de 16 Go ou supérieure.																									
P : seuls les modules DC Persistent Memory Module (DCPMM) peuvent être installés dans les emplacements de barrette DIMM correspondants.																									
Configuration	Processeur 1												Processeur 2												
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	
8 DCPMM et 24 DIMM	D		D		D	P	P	D		D		D	D		D		D	P	P	D		D		D	
16 DCPMM et 24 DIMM	D		D	P	D	P	P	D	P	D		D	D		D	P	D	P	P	D	P	D		D	
24 DCPMM et 24 DIMM	D	P	D	P	D	P	P	D	P	D	P	D	D	P	D	P	D	P	P	D	P	D	P	D	
8 DCPMM et 16 DIMM	P		D		D			D		D		P	P		D		D			D		D		P	

**Remarque :** 8 DCPMM et 16 barrettes DIMM : une barrette DIMM par configuration de canal de processeur.

Séquences de remplissage des barrettes DIMM associées pour quatre systèmes de processeurs :

Pour continuer à peupler des processeurs 3 et 4 DIMM pour un système, voir Tableau 29 « Mode mémoire avec quatre processeurs (processeurs 3 et 4) » à la page 29.



Tableau 29. Mode mémoire avec quatre processeurs (processeurs 3 et 4)

D : modules DRAM DIMM avec une capacité de 16 Go ou supérieure.																								
P : seuls les modules DC Persistent Memory Module (DCPMM) peuvent être installés dans les emplacements de barrette DIMM correspondants.																								
Configuration	Processeur 3												Processeur 4											
	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42	43	44	45	46	47	48
8 DCPMM et 24 DIMM	D		D		D	P	P	D		D		D	D		D	P	P	D		D		D		D
16 DCPMM et 24 DIMM	D		D	P	D	P	P	D	P	D		D	D		D	P	P	D	P	D		D		D
24 DCPMM et 24 DIMM	D	P	D	P	D	P	P	D	P	D	P	D	D	P	D	P	P	D	P	D	P	D	P	D
8 DCPMM et 16 DIMM	P		D		D			D		D		P	P		D			D		D				P

**Remarque :** 8 DCPMM et 16 barrettes DIMM : une barrette DIMM par configuration de canal de processeur.

Séquences de remplissage des barrettes DIMM associées pour quatre systèmes de processeurs :

Pour continuer à peupler des processeurs 1 et 2 DIMM pour un système, voir Tableau 28 « Mode mémoire avec quatre processeurs (processeurs 1 et 2) » à la page 28.

Tableau 30. La capacité DCPMM prise en charge dans le mode mémoire avec quatre processeurs

Total des barrettes DCPMM	Total des barrettes DIMM	Famille de processeurs	DCPMM de 128 Go	DCPMM de 256 Go	DCPMM de 512 Go
8	24	L		✓	✓
		M		✓	✓
		Autre		✓	
16	24	L	✓	✓	✓
		M	✓	✓	
		Autre	✓		
24	24	L	✓	✓	✓
		M	✓	✓	
		Autre	✓		
8	16	L	✓	✓	✓
		M	✓	✓	✓
		Autre	✓	✓	



# Index

## I

instructions  
  mémoire 1  
  module de mémoire 1  
instructions concernant la mémoire 1  
instructions concernant le module de mémoire 1

## M

mise en miroir mémoire 9  
  ordre d'installation d'un module de mémoire 9  
  ordre d'installation d'un module de mémoire (2 UC) 11  
  ordre d'installation d'un module de mémoire (4 UC) 12  
  Ordre d'installation des barrettes DIMM 9  
  Ordre d'installation des barrettes DIMM (2 UC) 11  
  Ordre d'installation des barrettes DIMM (4 UC) 12  
mise en réserve mémoire 14  
  ordre d'installation d'un module de mémoire 14  
  ordre d'installation d'un module de mémoire (2 UC) 17  
  ordre d'installation d'un module de mémoire (4 UC) 19  
  Ordre d'installation des barrettes DIMM 14  
  Ordre d'installation des barrettes DIMM (2 UC) 17  
  Ordre d'installation des barrettes DIMM (4 UC) 19  
mode mémoire  
  ordre d'installation d'un module de mémoire 24  
Mode mémoire 24  
  ordre d'installation d'un module de mémoire (2 UC) 26  
  ordre d'installation d'un module de mémoire (4 UC) 28  
  Ordre d'installation des barrettes DIMM 24  
  Ordre d'installation des barrettes DIMM (2 UC) 26  
  Ordre d'installation des barrettes DIMM (4 UC) 28  
mode mémoire indépendant 4  
  ordre d'installation d'un module de mémoire 4  
  ordre d'installation d'un module de mémoire (2 UC) 6  
  ordre d'installation d'un module de mémoire (4 UC) 7  
  Ordre d'installation des barrettes DIMM (2 UC) 6  
  Ordre d'installation des barrettes DIMM (4 UC) 7  
  Ordre d'installation des barrettes DIMM 4  
mode mémoire sans mise en miroir  
  Ordre d'installation des barrettes DIMM 4  
  Ordre d'installation des barrettes DIMM (2 UC) 6  
  Ordre d'installation des barrettes DIMM (4 UC) 7

## O

ordre d'installation 26  
  Barrette DIMM 3  
  Barrette DIMM (mise en miroir mémoire — 2 UC) 11  
  Barrette DIMM (mise en miroir mémoire — 4 UC) 12  
  Barrette DIMM (mise en miroir mémoire) 9

Barrette DIMM (mode mémoire indépendant — 2 UC) 6  
Barrette DIMM (mode mémoire indépendant — 4 UC) 7  
Barrettes DIMM (mise en réserve mémoire — 2 UC) 17  
Barrettes DIMM (mise en réserve mémoire — 4 UC) 19  
Barrettes DIMM (mise en réserve mémoire) 14  
DIMM (Mode mémoire - 4 processeurs) 28  
DIMM (mode mémoire indépendant) 4  
DIMM (mode mémoire) 24  
  module de mémoire 3  
  module de mémoire (mise en miroir mémoire — 2 UC) 11  
  module de mémoire (mise en miroir mémoire — 4 UC) 12  
  module de mémoire (mise en miroir mémoire) 9  
  module de mémoire (mise en réserve mémoire — 2 UC) 17  
  module de mémoire (mise en réserve mémoire — 4 UC) 19  
  module de mémoire (mise en réserve mémoire) 14  
  module de mémoire (mode mémoire - 2 processeurs) 26  
  module de mémoire (mode mémoire - 4 UC) 28  
  module de mémoire (mode mémoire indépendant — 2 UC) 6  
  module de mémoire (mode mémoire indépendant — 4 UC) 7  
  module de mémoire (mode mémoire indépendant) 4  
  module de mémoire (mode mémoire) 24  
ordre d'installation d'un module de mémoire 3, 23  
  mise en miroir mémoire 9  
  mise en miroir mémoire (2 UC) 11  
  mise en miroir mémoire (4 UC) 12  
  mise en réserve mémoire 14  
  mise en réserve mémoire (2 UC) 17  
  mise en réserve mémoire (4 UC) 19  
  Mode mémoire 24  
  Mode mémoire (2 processeurs) 26  
  Mode mémoire (4 processeurs) 28  
  mode mémoire indépendant 4  
  mode mémoire indépendant (2 UC) 6  
  mode mémoire indépendant (4 UC) 7  
Ordre d'installation des barrettes DIMM 3, 23  
  mise en miroir mémoire 9  
  mise en miroir mémoire (2 UC) 11  
  mise en miroir mémoire (4 UC) 12  
  mise en réserve mémoire 14  
  mise en réserve mémoire (2 UC) 17  
  mise en réserve mémoire (4 UC) 19  
  Mode mémoire 24  
  Mode mémoire (2 processeurs) 26  
  Mode mémoire (4 processeurs) 28  
  mode mémoire indépendant 4  
  mode mémoire indépendant (2 UC) 6  
  mode mémoire indépendant (4 UC) 7  
  mode mémoire sans mise en miroir 4  
  mode mémoire sans mise en miroir (2 UC) 6  
  mode mémoire sans mise en miroir (4 UC) 7







Numéro de page : SP47A27061

Printed in China

(1P) P/N: SP47A27061

